

CLIPPEDIMAGE= JP404251934A

PAT-NO: JP404251934A

DOCUMENT-IDENTIFIER: JP 04251934 A

TITLE: SEMICONDUCTOR DEVICE

PUBN-DATE: September 8, 1992

INVENTOR-INFORMATION:

NAME

KODAMA, KUNIHICO

OTSUKA, NOBUYUKI

OZEKI, MASASHI

SAKUMA, YOSHIKI

ASSIGNEE-INFORMATION:

NAME

FUJITSU LTD

COUNTRY

N/A

APPL-NO: JP03000991

APPL-DATE: January 9, 1991

INT-CL (IPC): H01L021/331;H01L029/73 ;H01L027/12
;H01L027/15 ;H01L029/04
;H01L029/205

US-CL-CURRENT: 257/16,257/197

ABSTRACT:

PURPOSE: To provide an integrated circuit using an InP substrate on which high-speed, high-voltage heterojunction bipolar transistors are formed.

CONSTITUTION: A semiconductor device includes heterojunction bipolar transistors formed on an InP substrate. The bipolar transistor has an InP emitter region and base region, which form a heterojunction. The base region is composed of an InGaAs molecular layer and an InP molecular layer, forming a

superlattice with a local band structure of a uniform composition. The average composition ratio of InGaAs in the superlattice increases in the direction from emitter to collector.

COPYRIGHT: (C)1992,JPO&Japio

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平4-251934

(43)公開日 平成4年(1992)9月8日

(51)Int.Cl. ⁵	識別記号	序内整理番号	F I	技術表示箇所
H 0 1 L 21/331				
29/73				
27/12	Q	8728-4M		
27/15		8934-4M		
		7377-4M		
			H 0 1 L 29/72	

審査請求 未請求 請求項の数 5 (全 7 頁) 最終頁に続く

(21)出願番号 特願平3-991

(22)出願日 平成3年(1991)1月9日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72)発明者 児玉 邦彦

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72)発明者 大塚 信幸

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72)発明者 尾関 雅志

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74)代理人 弁理士 井桁 貞一

最終頁に続く

(54)【発明の名称】 半導体装置

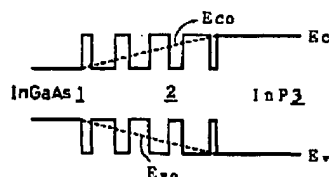
(57)【要約】

【目的】 InP基板を用い、ヘテロバイポーラトランジスタを含む集積回路を構成するのに適した半導体装置に関し、高速動作するヘテロバイポーラトランジスタを提供すること、ないしコレクタ耐圧の高いヘテロバイポーラトランジスタを提供することを目的とする。

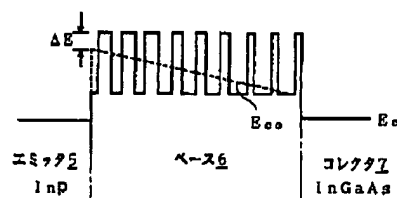
【構成】 InP基板上に形成され、InPで形成されたエミッタ領域を有し、ベース領域がエミッタ領域とヘテロ接合を形成するヘテロバイポーラトランジスタを有する半導体装置であって、ヘテロバイポーラトランジスタのベース領域がInGaAsの分子層とInPの分子層から構成され、局所的バンド構造がほぼ平均的組成のバンド構造を示す超格子構造であって、該超格子構造中のInGaAsの平均組成比がエミッタ側からコレクタ側に向かって増加する超格子構造を含むように構成する。

実施例

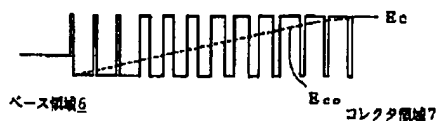
(A) 超格子 (SL) の性質



(B) SLベース領域



(C) SLコレクタ領域



【特許請求の範囲】

【請求項1】 InP基板上に形成され、InPで形成されたエミッタ領域(5)を有し、ベース領域(6)がエミッタ領域(5)とヘテロ接合を形成するヘテロバイポーラトランジスタを有する半導体装置であって、前記ヘテロバイポーラトランジスタのベース領域(6)がInGaAsの分子層とInPの分子層から構成され、局所的バンド構造がほぼ平均的組成のバンド構造を示す超格子構造であって、該超格子構造中のInGaAsの平均組成比がエミッタ側からコレクタ側に向かって増加する超格子構造を含むことを特徴とする半導体装置。

【請求項2】 InP基板上に形成され、InPで形成されたエミッタ領域(5)を有し、ベース領域(6)がエミッタ領域(5)とヘテロ接合を形成するヘテロバイポーラトランジスタを有する半導体装置であって、前記ヘテロバイポーラトランジスタのコレクタ領域(7)がInGaAsの分子層とInPの分子層から構成され、局所的バンド構造がほぼ平均的組成のバンド構造を示す超格子構造であって、該超格子構造中のInGaAsの平均組成比がベース領域から離れるに従って減少する超格子構造を含むことを特徴とする半導体装置。

【請求項3】 InP基板上に形成され、InPで形成されたエミッタ領域(5)を有し、ベース領域(6)がエミッタ領域(5)とヘテロ接合を形成するヘテロバイポーラトランジスタを有する半導体装置であって、前記ヘテロバイポーラトランジスタのベース領域(6)がInGaAsの分子層とInPの分子層から構成され、局所的バンド構造がほぼ平均的組成のバンド構造を示す超格子構造であって、該超格子構造中のInGaAsの平均組成比がエミッタ側からコレクタ側に向かって増加する超格子構造を含み、前記ヘテロバイポーラトランジスタのコレクタ領域(7)がInGaAsの分子層とInPの分子層から構成され、局所的バンド構造がほぼ平均的組成のバンド構造を示す超格子構造であって、該超格子構造中のInGaAsの平均組成比がベース領域から離れるに従って減少する超格子構造を含むことを特徴とする半導体装置。

【請求項4】 前記ベース領域(6)の超格子構造がInPで形成されたエミッタ領域と実質的なヘテロ接合を形成する請求項1、3のいずれかに記載の半導体装置。

【請求項5】 さらに、エミッタ領域、コレクタ領域が低抵抗率のInGaAs領域を含む請求項1、2、3、4のいずれかに記載の半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は半導体装置に関し、特にInP基板を用い、ヘテロバイポーラトランジスタを含む集積回路を構成するのに適した半導体装置に関する。

【0002】ヘテロ接合バイポーラトランジスタは、ホモ接合バイポーラトランジスタと比較して高い電流増幅

率を得易い等の優れた点を有し、近年活発に研究開発が進められている。特にエミッタにInP、ベースにInGaAsを用いたInGaAs/InPヘテロ接合バイポーラトランジスタは、その高い電流駆動能力を生かしたInGaAsプレーザの駆動等、高速光通信の応用の可能性が注目されている。

【0003】

【従来の技術】図3を参照して従来の技術を説明する。

図3(A)は、従来の技術によるホモバイポーラトランジスタのバンド構造を示す。

【0004】エミッタ、ベース、コレクタが同一の材料で形成されたnpn型ホモバイポーラトランジスタの場合で示す。ホモバイポーラトランジスタにおいては、各領域での伝導帯のエネルギー E_c と価電子帯のエネルギー E_v の差は、ほぼ均一である。エミッタ・ベース間に順バイアスを印加すると、エミッタ領域の電位に対してベース領域の電位は、図中破線で示すように、引下げられる。ベース領域のエネルギーが所定の位置まで低下すると、エミッタ領域から電子がベース領域に注入されるようになる。ベース領域に注入された電子は、ベース領域を拡散で移動し、コレクタ領域に到達するようになる。

【0005】なお、同時にベース領域からエミッタ領域への正孔の注入も発生する。これはベース電流を形成する。このようなホモバイポーラトランジスタの動作速度は、電子がエミッタ領域を出発した後、コレクタ領域の低抵抗率領域に到達するまでの走行時間によって主に定められる。コレクタ領域にバイアス電圧を印加すると、コレクタ領域内に電界が発生し、キャリアは加速されて輸送されるため、動作速度は主にベース領域中の輸送時間によって定まる。

【0006】動作速度を速くするには、ベース領域を狭くしてキャリアが拡散によってベース領域を通過するベース走行時間を短くすることが有効である。図3(B)は、InP基板上に形成するのに適したヘテロバイポーラトランジスタの1構造を示す。エミッタ領域がn型InPで形成され、ベース領域がp型InGaAsで形成され、コレクタ領域がn型InGaAsで形成されている。エミッタ領域のバンドギャップと比べ、ベース領域およびコレクタ領域のバンドギャップは狭くなっている。このため、ベース領域に順バイアスを印加し、破線のように電位を引下げた時、エミッタ領域からベース領域への電子の注入は発生するが、この時ベース領域からエミッタ領域への正孔の注入はほとんど生じない。このため、極めて高い電流増幅率を実現することができる。

【0007】さらに、InGaAsにおいては電子の移動度が高く、電子を高速で輸送することができる。このため、電流遮断周波数 f_T が140GHzを越える高速トランジスタも実現できる。

【0008】なお、コレクタ領域のバンドギャップが狭いため、コレクタ耐圧を高くすることは難しい。すなわ

ち、コレクタに高い電圧を印加すると、ベース領域の価電子帯からコレクタ領域へのトンネルが生じる。

【0009】図3(B)の構造は、エミッタ領域とベース領域との間に1つのヘテロ接合が存在するので、シングルヘテロ接合バイポーラトランジスタと呼ばれる。図3(C)は、従来技術によるヘテロバイポーラトランジスタの第2の構成を示す。

【0010】エミッタ領域はn型InPで形成され、ベース領域はp型InGaAsで形成され、コレクタ領域はn型InPで形成されている。本構成においては、エミッタ領域とベース領域は、図3(B)の構成と同様であり、高い電流増幅率を得る可能性がある。

【0011】また、コレクタ領域がバンドギャップの広いInPで形成されているため、コレクタ耐圧を大きくすることができる。

【0012】

【発明が解決しようとする課題】図3(A)、(B)、(C)の構成においては、キャリアはベース領域を拡散によって移動する。このため、ベース領域走行時間はキャリアの拡散速度とベース幅によって主に決定されてしまう。より高速動作を行なおうとすると、ベース領域を狭くすることになるが、ベース領域を狭くし過ぎると、ベース抵抗が増大し、ベース領域充電回路におけるRC時定数が増大してしまう。このため、期待される高速動作が実現できなくなる。

【0013】また、図3(B)に示すヘテロバイポーラトランジスタは、ホモバイポーラトランジスタと比較して、高い電流増幅率と速い動作速度とを提供することができる。しかしながら、コレクタ領域のバンドギャップが狭く、コレクタ耐圧を大きくすることが難しい。このため、デスクリットデバイスとしては高速動作しても電圧レベルシフトを行なう集積回路内の素子としては、コレクタ耐圧が不足する。このため、集積回路内に用いるトランジスタ構造としては問題がある。

【0014】図3(C)に示すヘテロバイポーラトランジスタは、コレクタ耐圧が高く、図3(B)に示すヘテロバイポーラトランジスタの問題を解決できる。しかしながら、図3(C)の構成においては、ベース領域を順バイアスした時、破線で示すようにコレクタ領域に電位障壁が生じやすい。このため、エミッタ領域からベース領域に注入された電子がコレクタ領域前面の電位障壁によって走行を阻害される。

【0015】本発明の目的は、高速動作するヘテロバイポーラトランジスタを提供することである。本発明の他の目的は、コレクタ耐圧の高いヘテロバイポーラトランジスタを提供することである。

【0016】

【課題を解決するための手段】本発明の半導体装置は、InP基板上に形成され、InPで形成されたエミッタ領域を有し、ベース領域がエミッタ領域とヘテロ接合を

形成するヘテロバイポーラトランジスタを有する半導体装置であって、ヘテロバイポーラトランジスタのベース領域がInGaAsの分子層とInPの分子層から構成され、局所的バンド構造がほぼ平均的組成のバンド構造を示す超格子構造であって、該超格子構造中のInGaAsの平均組成比がエミッタ側からコレクタ側に向かって増加する超格子構造を含むことを特徴とする。

【0017】また、本発明の半導体は、InP基板上に形成され、InPで形成されたエミッタ領域を有し、ベース領域がエミッタ領域とヘテロ接合を形成するヘテロバイポーラトランジスタを有する半導体装置であって、ヘテロバイポーラトランジスタのコレクタ領域がInGaAsの分子層とInPの分子層から構成され、局所的バンド構造がほぼ平均的組成のバンド構造を示す超格子構造であって、該超格子構造中のInGaAsの平均組成比がベース領域から離れるに従って減少する超格子構造を含むことを特徴とする。

【0018】

【作用】ベース幅を狭くすることなく、ベース走行時間を速くするには、ベース領域内に加速電界(ドリフト電界)を発生させればよい。ベース領域内に加速電界を発生させる1つの方法は、ベース領域内に作り付け電位による電界を発生させることである。InP基板上のInP/InGaAs系ヘテロバイポーラトランジスタにおいて、作り付け電界を発生させる1つの方法は、ベース領域をInGaAsP混晶で形成し、ベース領域内で組成を徐々に変化させればよい。

【0019】しかしながら、InGaAsPの混晶において、InとGaおよびAsとPとの比率を精度よく制御することは極めて困難である。特に、高速動作用ヘテロバイポーラトランジスタにおいては、ベース幅はすでに100nm以下のオーダーにあり、この短い距離の間に組成を精度高く変化させることは極めて難しい。

【0020】また、コレクタ領域に電位障壁を形成することなく、コレクタ耐圧を向上させる1つの方法は、コレクタ領域内に組成勾配を形成し、ベース領域から離れるに従ってバンドギャップを大きくすることである。InP/InGaAs系ヘテロバイポーラトランジスタにおいては、コレクタ領域をInGaAsPで形成し、コレクタ領域内で組成を徐々に変化させればよい。

【0021】しかしながら、上述同様に、InGaAsPの組成を精度高く制御することは困難である。ところで、各層の厚さがキャリアの波動関数の広がり比べて十分小さな超格子構造は、その性質が超格子構造形成物質の混晶に近似する性質がある。従って、超格子構造において、構成分子層の数を変化させることにより、混晶の組成変化と同等の効果を上げることができる。この場合、各層内の組成は変化させる必要がない。

【0022】InGaAsの原子層とInPの原子層から超格子構造を構成し、その平均的組成のInGaAs

成分がエミッタ側からコレクタ側に向かって増加するように構成すると、エミッタ側でInPの組成が高くコレクタ側でInPの組成が低くなるInGaAsP組成勾配混晶と同等の機能を発揮させることができる。

【0023】このようにして、ベース領域内にドリフト電界を生じさせ、キャリアを高速に輸送させることができる。また、コレクタ領域をInGaAsの分子層と、InPの分子層から構成し、その平均的組成をベース領域から離れるに従ってInGaAs成分が減少するように構成すると、ベース領域側で電位障壁を形成することがなく、かつ耐圧の高いコレクタ領域を形成することができる。

【0024】

【実施例】以下図面を参照して、本発明の実施例を説明する。図1(A)は、超格子SLの性質を概略的に説明するための模式図である。InGaAs領域と、InP領域3との間に両者の分子層を交互に配列した超格子構造2を配置する。さらに、この超格子構造2において、InGaAsの分子層数と、InP分子層数の比を徐々に変化させ、InGaAs領域側ではInGaAs成分が高く、InP領域側ではInP成分が高くなるようにする。すると、超格子構造内におけるバンド構造は、疑似的に破線Eco、Evoで示すように、ほぼその平均的組成で定まるものとなる。すなわち、InGaAs分子層とInP分子層とを積層することにより、InGaAsP混晶と同等の性質を発揮させることができる。

【0025】図1(B)は、このような超格子構造をヘテロバイポーラトランジスタのベース領域に採用した場合を概略的に示す。エミッタ領域5はInPで形成され、コレクタ領域7はInGaAsで形成されている。なお、このコレクタ領域の組成はInP基板に格子整合するように選ばれている。ベース領域6はInP分子層とInGaAs分子層との交互配置された超格子積層で形成され、さらにその平均的組成が徐々に変化するように選ばれている。すなわち、ベース領域のエミッタ領域と接する部分においては、InGaAsPのP成分が高くなるように設定され、コレクタ側に向うに従ってP成分が減少するように選択される。このような平均的組成変化により、疑似的伝導帯のエネルギーEcoは破線で示すように、ベース領域内でコレクタ領域に向うに従って徐々に減少するようになる。

【0026】この時、ベース領域内にドリフト電界が発生し、エミッタ領域からベース領域に注入されたキャリアはドリフト電界によって加速され、コレクタ領域に向って高速で輸送される。なお、ベース領域6のエミッタ領域側におけるInP成分を所定値以上に保つことにより、実質的ヘテロバイポーラトランジスタの利点が得られる。

【0027】図1(C)は、上述の超格子構造をコレク

タ領域に採用した構成を示す。コレクタ領域7のベース領域と接する部分を、InP分子層とInGaAs分子層とを積層した超格子構造で形成する。さらにこの超格子構造において、平均的組成をベース領域から離れるに従ってInP成分が増加するように選ぶ。従って、この超格子構造内における疑似的伝導帯エネルギーEcoは破線で示すように徐々に増大する。

【0028】このような構成とすることにより、コレクタ領域のベース領域と接する部分においては、電位障壁を発生させることなく、ベース領域から離れるに従って、コレクタ領域のバンドギャップを徐々に増大させることにより、コレクタ耐圧を増大させることができる。

【0029】なお、ベース領域からある程度以上離れたコレクタ領域においては、InP領域とすることができる。図2は、本発明のより具体的実施例によるヘテロバイポーラトランジスタの構成を示す。

【0030】図2(A)は断面構成を示し、図2(B)は平面構成を示す。半絶縁性InP基板11の上に、オーミックコンタクトを形成するためのn⁺型InGaAs層12が形成され、この上にn⁻型InP領域13aとn⁻型超格子領域13bから構成されるコレクタ領域13が積層されている。n⁻型超格子層13bは、図1(C)に示すような、ベース領域から離れるに従って、InP成分が徐々に増大するようなInP/InGaAs超格子層で形成される。たとえば、超格子の1単位を10分子層で構成し、各単位内におけるInP分子層の数を上から下に向うにつれて、2、4、8、10と徐々に増大させる構成とする(エピタキシャル成長の順は逆になる)。なお、コレクタ領域の厚さに合わせて各単位を所定回数繰返しつつ次第に組成を変化させることができる。たとえば、3回づつ繰返し(2、2、4)、(4、4、4)、…とする。超格子の1単位の厚さは、各単位内において波動関数が十分隣の単位に到達するように選ぶことが必要である。たとえば、1単位は10分子層とする。

【0031】コレクタ領域13の上には、p型超格子で形成されたベース領域14が配置される。このp型ベース領域14は、図1(B)に示すような、組成勾配超格子領域で形成する。たとえば、1単位を10分子層とし、上面におけるInGaAs組成比をヘテロバイポーラトランジスタの利点が十分得られるように、かつコレクタ側に向うに従って、十分な作り付け電位勾配を発生させることのできるように選ぶ。

【0032】たとえば、InGaAsのモル比をエミッタ側で0.4とし、コレクタ側でほぼ1に近い値とるように選ぶ。ベース領域14の幅は、たとえば50~70nm程度とする。このベース幅内において、超格子の平均的組成がエミッタ側からコレクタ側に向うに従って次第にInGaAs成分が増大するように設計する。p型ベース領域14の上には、n型InP層15aとオー

7

ミック接触を形成しやすくするための n^+ 型InGaAs層15bからなるエミッタ領域15が形成されている。

【0033】このようにして、エミッタ領域15とベース領域14がヘテロ接合を形成し、ベース領域14、コレクタ領域13の一部においてその組成が徐々に変化するヘテロバイポーラトランジスタが構成される。

【0034】 n^+ 型InGaAs層12の表面には、コレクタ電極16が形成され、p型ベース領域14の表面にはベース電極17が形成され、 n^+ 型InGaAs層15bの上にはエミッタ電極18が形成される。

【0035】これらの電極を形成する領域は、図2(B)に示すように電極形成に十分な面積を露出するように階段的に形成されている。たとえば、エミッタ領域15の平面は、約 $4 \times 6 \mu\text{m}$ 程度の大きさとする。

【0036】超格子の1単位は、たとえば10分子層程度以下とし、同一組成ないしは徐々に変化する組成の超格子単位を積層することにより、組成勾配混晶と同等の効果を発揮する超格子構造を形成する。組成勾配はリニア、指数関数的変化等、所望の形状とすることができる。

【0037】 n^+ 型InGaAs層の不純物濃度は、たとえば 10^{19}cm^{-3} 程度とし、 n^- 型InP領域13aの不純物濃度は、たとえば 10^{17}cm^{-3} 程度とする。また、超格子構造内においては、InGaAs分子層の不純物濃度を高め、InP分子層の不純物濃度を低めに設定し、全体として所望の不純物濃度を得るようにする。

【0038】図2に示すような半導体装置は、以下のような工程によって作成することができる。原子層エピタキシャル成長(ALE)が可能な有機金属気相成長(MOCVD)装置内に半絶縁性InP基板11を設置し、ソースガスとしてIn用にトリメチルインジウム、Ga用にトリエチルガリウム、As用にアルシン、P用にホスフィンを用い、 H_2 をキャリアガスとして用いる。これらの原料ガスを選択的に制御して基板上に供給し、MOCVD成長またはALE成長を行なう。たとえば、MOCVD成長を行なう時は、基板温度を約 600°C に設定し、必要とされる原料ガスを同時に供給する。ALE成長を行なう時は、基板温度をたとえば 350°C に設定し、分子層成長に必要なガスを交互に切換えて供給する。

【0039】このような成長により、図2(A)に示すような積層構造を形成し、エッチングマスクを形成して必要な部分が残るようにエッチングを行なう。コレクタ

8

領域内超格子構造は、たとえば 200nm 程度の厚さに形成し、ベース領域超格子構造は、たとえば 50nm 程度の厚さに形成する。

【0040】上述のようなヘテロバイポーラトランジスタ構造により、ベース領域を極度に薄くすることなく、キャリアのベース走行時間を短縮することができる。また、コレクタ領域内に電位障壁を生じさせることなく、コレクタ耐圧を高くすることができる。

【0041】同一InP基板11上に発光素子、受光素子等の他の半導体素子を形成し、光電子集積回路(OEIC)装置を構成することができる。以上、実施例に沿って本発明を説明したが、本発明はこれらに制限されるものではない。たとえば、種々の変更、改良、組み合わせ等が可能なことは当業者に自明であろう。

【0042】

【発明の効果】以上説明したように、本発明によれば、ヘテロバイポーラトランジスタにおいて、ベース領域内にドリフト電界を発生させることができる。

【0043】このため、高速動作のヘテロバイポーラトランジスタが提供される。また、コレクタ領域内に電位障壁を発生させることなく、コレクタ耐圧を向上させたヘテロバイポーラトランジスタが提供される。

【0044】このため、ヘテロバイポーラトランジスタの集積回路化が容易になる。

【図面の簡単な説明】

【図1】本発明の実施例を説明するための概念図である。図1(A)は超格子の性質を説明するためのバンド構造の概念図、図1(B)は超格子で形成したベース領域の性質を説明するための概念図、図1(C)は超格子で形成したコレクタ領域の性質を説明するための概念図である。

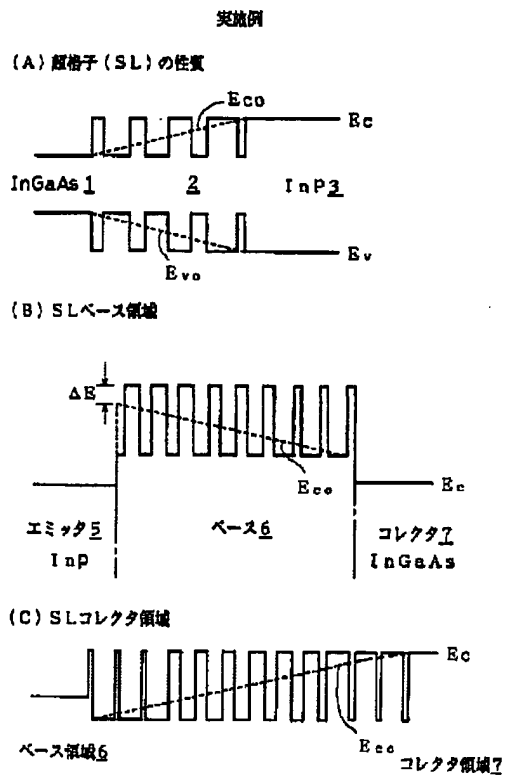
【図2】本発明の実施例による半導体装置を示す図である。図2(A)は断面図、図2(B)は平面図である。

【図3】従来技術によるバイポーラトランジスタを説明するための概念図である。図3(A)はホモバイポーラトランジスタのバンド構造を示す概念図、図3(B)はヘテロバイポーラトランジスタの第1の構成を説明するための概念図、図3(C)はヘテロバイポーラトランジスタの第2の構成を説明するための概念図である。

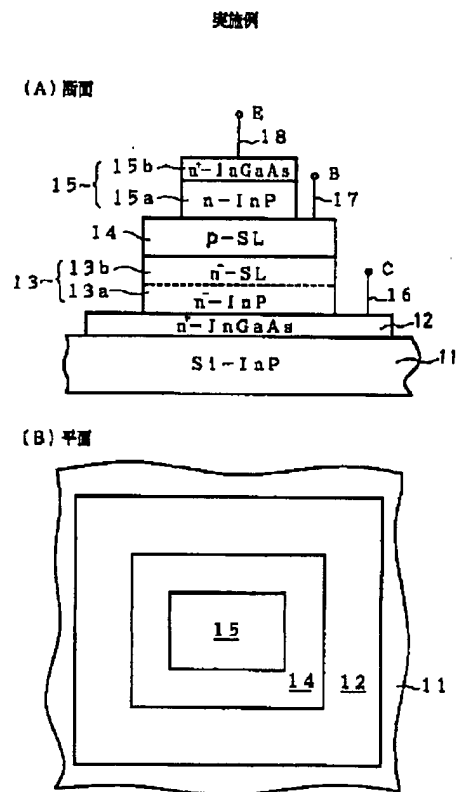
【符号の説明】

7、13 コレクタ領域
6、14 ベース領域
5、15 エミッタ領域

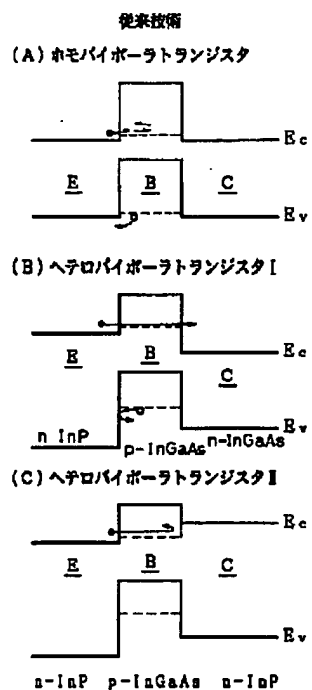
【図1】



【図2】



【図3】



フロントページの続き

(51) Int. Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 29/04		7377-4M		
29/205		7377-4M		

(72)発明者 佐久間 芳樹
神奈川県川崎市中原区上小田中1015番地
富士通株式会社内